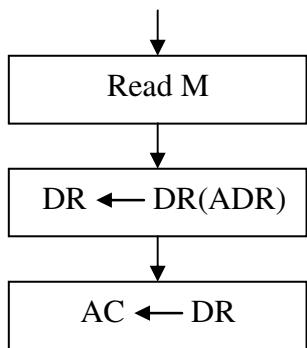
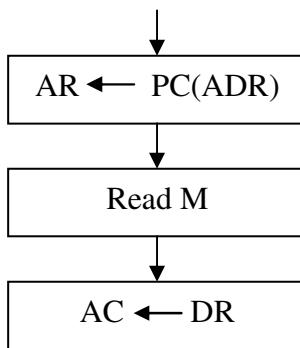


امام علی^(ع): برتری مردم به یکدیگر، به دانش‌ها و خردهاست؛ نه به ثروت‌ها و تبارها.

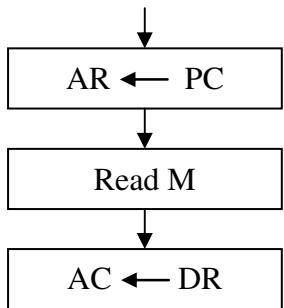
۱. با توجه به شکل ۱، دستور العمل **load** کدام یک از موارد زیر است؟



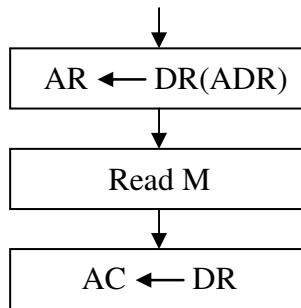
ب.



الف.



د.



ج.

استان:

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون: تستی: ۶۰ تشریحی: ۷۵ دقیقه

آزمون نمره منفی دارد ○ ندارد --

نام درس: معماری کامپیوتر

رشته تحصیلی و کد درس: مهندسی مدیریت اجرایی (۱۱۱۵۱۹۱)

مجاز است.

استفاده از:

کد سری سوال: یک (۱)

۲. در صورتی که حافظه اصلی کامپیوتر پایه (شکل ۱) ۴۰.۹۶ کلمه ۱۶ بیتی باشد، کدام گزینه زیر تعداد بیت های ثبات های PC, AR و DR را نشان می دهد و همچنین در برگیرنده ریز عملیات اجرای دستور BUN (انشعاب بدون شرط) می باشد :

الف. $AR=11, PC=11, DR=16$
 $AR \leftarrow PC, AR \leftarrow AR+1;$
 $M[AR] \leftarrow P;$
ب. $AR=12, PC=12, DR=16$ $PC \leftarrow AR;$ ج. $AR=11, PC=11, DR=16$
 $PC \leftarrow AR, AR \leftarrow AR+1;$
 $M[AR] \leftarrow PC;$
د. $AR=12, PC=12, DR=16$
 $M[AR] \leftarrow PC, AR \leftarrow AR+1;$
 $PC \leftarrow AR;$

۳. به منظور ساخت یک گذرگاه مشترک که برای انتخاب یکی از ۶۴ ثبات ۱۶ بیتی استفاده می شود، حداقل سخت افزار مورد نیاز برای انتخاب و گذاردن یک ثبات بر روی گذرگاه کدام است؟

الف. ۶۴ مولتی پلکس 16^* ۱ج. ۶۴ دسته بافر ۱۶ تایی و یک رمز گشای 16^*4

۴. طول دستور العمل در یک کامپیوتر ۱۶ بیت است که ۴ بیت آن برای کد عملیات دستور استفاده می شود. در صورتی که واحد کنترل آن ریزبرنامه نویسی شده باشد و هر دستور دارای ۴ ریز دستور العمل در حافظه کنترل باشد، ظرفیت حافظه کنترل و نحوه تبدیل کد عملیات به آدرس اولین ریز دستور کدام است؟

الف. ۶۴ کلمه ظرفیت حافظه کنترل و ۲ بیت صفر سمت راست و یک بیت صفر سمت چپ کد عملیات می باشد.

ب. ۱۲۸ کلمه ظرفیت حافظه کنترل و ۲ بیت صفر سمت چپ و یک بیت صفر سمت راست کد عملیات می باشد.

ج. ۶۴ کلمه ظرفیت حافظه کنترل و ۲ بیت صفر سمت چپ و یک بیت صفر سمت راست کد عملیات می باشد.

د. ۱۲۸ کلمه ظرفیت حافظه کنترل و ۲ بیت صفر سمت راست و یک بیت صفر سمت چپ کد عملیات می باشد.

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون: تستی: ۶۰ تشریحی: ۷۵ دقیقه

آزمون نمره منفی دارد ○ ندارد

نام درس: معماری کامپیوتر

رشته تحصیلی و کد درس: مهندسی مدیریت اجرایی (۱۱۱۵۱۹۱)

--

کد سری سوال: یک (۱)

مجاز است.

استفاده از: —

- Push A
- Push B
- MUL
- Push C
- SUB
- Push D
- DIV
- Push C
- Push E
- DIV
- Push A
- ADD
- Push B
- Push F
- MUL
- SUB
- ADD
- POP X

X = (A*B - C)/D + (C/E + A - B * F) ب.

X = (A*B/C - D + A - B * F * C/E) د.

الف. X = (A*B/D - C) + (C + A - B * F/E)

ج. X = (A / D * B - C) + (A - B * F * C/E)

۶. شمارندهٔ برنامه (PC: Program Counter)

ب. آدرس کد عملیاتی را نگه می‌دارد.

د. آدرس داده را نگه می‌دارد.

الف. آدرس دستور را نگه می‌دارد.

ج. آدرس عملوند را نگه می‌دارد.

۷. ضرب آرایه‌ای ۳ بیتی در ۳ بیتی با کدام سخت افزار قابل اجرا است؟

- الف. ۹ گیت AND، ۳ نیم جمع کننده
- ب. ۶ گیت AND، ۶ نیم جمع کننده
- ج. ۹ گیت AND، ۳ نیم جمع کننده، ۶ تمام جمع کننده
- د. ۹ گیت AND، ۶ نیم جمع کننده، ۳ تمام جمع کننده

۸. برای ضرب $2_2 A = (000011)_2$ در $2_2 B = (011101)_2$ با اعمال روش بوث (Booth) به چند عمل شیفت و چند عمل جمع یا تفریق نیاز است؟

- الف. ۵ شیفت، ۴ جمع یا تفریق
 ب. ۵ شیفت، ۳ جمع یا تفریق
 د. ۶ شیفت، ۸ جمع یا تفریق
 ج. ۶ شیفت، ۴ جمع یا تفریق

۹. مکمل ۱۰ یک عدد BCD به کدام روش زیر قابل محاسبه است؟

- الف. با گرفتن مکمل ۱ و افزودن ۱۰۰۱ به حاصل و صرفنظر از رقم نقلی
 ب. با گرفتن مکمل ۱ و افزودن ۱۰۱۰ به حاصل و صرفنظر از رقم نقلی
 ج. با گرفتن مکمل ۱ و افزودن ۱۱۱۱ به حاصل و صرفنظر از رقم نقلی
 د. با افزودن عدد ۶ به عدد و سپس مکمل ۱ و افزودن ۱ به حاصل

۱۰. اگر $2_2 A = (11110000)_2$ و $2_2 B = (00010100)_2$ باشد، پس از اجرای عمل $A-B$ مقادیر ثبات های وضعیت:

- | | |
|-------------------------|---------------------------|
| ب. $Z=0, V=0, S=1, C=0$ | الف. $Z=0, V=0, S=1, C=1$ |
| د. $Z=1, V=1, S=0, C=1$ | ج. $Z=0, V=1, S=1, C=0$ |

۱۱. یک واحد محاسباتی لوله ای (Pipeline) دارای ۵ قسمت با زمان اجرای $36\text{ns}, 39\text{ns}, 23\text{ns}, 28\text{ns}, 64\text{ns}$ است. اگر از ثبات هایی با تاخیر 1ns در بین قسمت های مختلف لوله استفاده شده باشد، حداقل تسریع این واحد محاسباتی نسبت به غیر خط لوله ای چقدر است؟

- | | | | |
|---------|------|--------|------------|
| د. ۷.۹۲ | ج. ۵ | ب. ۳.۵ | الف. -۲.۹۲ |
|---------|------|--------|------------|

۱۲. در انتقال سریال بر روی خط با 1200baud و کدهای کاراکتر ۸ بیتی:

- الف. در حالت ناهمگام با ۲ بیت توقف $\frac{1200}{11}$ و با ۱ بیت توقف ۱۲۰ می باشد.
 ب. در حالت ناهمگام با ۲ بیت توقف ۱۲۰ و با ۱ بیت توقف $\frac{120}{9}$ می باشد
 ج. در حالت ناهمگام با ۲ بیت توقف $\frac{1200}{9}$ و با ۱ بیت توقف ۱۲۰ می باشد
 د. در حالت ناهمگام با ۲ بیت توقف ۳۰۰ و با ۱ بیت توقف ۱۲۰ می باشد

استان:

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون: تستی: ۶۰ تشریحی: ۷۵ دقیقه

آزمون نمره منفی دارد ○ ندارد

نام درس: معماری کامپیوتر

رشته تحصیلی و کد درس: مهندسی مدیریت اجرایی (۱۱۱۵۱۹۱)

--

مجاز است.

استفاده از: —

کد سری سوال: یک (۱)

DMA. ۱۳ به چه منظور است؟

الف. انتقال اطلاعات بین دستگاه های جانبی

ب. انتقال اطلاعات بین دستگاه جانبی و حافظه از طریق پردازنده

ج. انتقال مستقیم اطلاعات از دستگاه جانبی به حافظه

د. انتقال اطلاعات بین حافظه و پردازنده

۱۴. در کدامیک از روش های الویت بندی برای وقفه از یک انکدر اولویت دار استفاده می شود؟

ب. روش نرم افزاری

الف. روش سرکشی

د. روش موازی

ج. روش زنجیره ای

۱۵. سیستمی دارای حافظه ای اصلی و نهان است. زمان دسترسی به حافظه ای نهان 20ns و ضریب برخورد (hit) برابر با 0.95 می باشد.

زمان دسترسی به حافظه ای اصلی باید چقدر باشد تا زمان مؤثر دسترسی به اطلاعات به صورت کلی 40ns باشد؟

د. 21ns

ج. 210ns

ب. 40ns

الف. 400ns

۱۶. برای تشکیل یک حافظه ای ۱۶×۴۰۹۶ به چند تراشه حافظه ای ۱۲۸×۸ و چند تراشه اضافی نیاز است؟

ب. ۳۲ تراشه حافظه و ۱ دیکدر ۵×۲۲

الف. ۶۴ تراشه حافظه و ۵ مولتی پلکسر ۱۶×۱

د. ۶۴ تراشه حافظه و ۱ دیکدر ۵×۲۲

ج. ۳۲ تراشه حافظه و ۲ دیکدر ۵×۲۲

۱۷. مزیت استفاده از حافظه انجمنی (Associative Memory) در سازمان حافظه چیست؟

الف. برای ذخیره نمودن داده هایی که زیاد مصرف می شوند.

ب. کاهش مراجعه به حافظه اصلی و سرعت در تبدیل آدرس

ج. برای تبدیل آدرس فیزیکی به آدرس مجازی

د. برای سرعت بخشیدن به عمل جستجو

استان:

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون: تستی: ۶۰ تشریحی: ۷۵ دقیقه

آزمون نمره منفی دارد ○ ندارد

نام درس: معماری کامپیوتر

رشته تحصیلی و کد درس: مهندسی مدیریت اجرایی (۱۱۱۵۱۹۱)

--

مجاز است.

استفاده از: —

کد سری سوال: یک (۱)

۱۸. با توجه به ریز عملیات زیر، برای کنترل ورودی load (بار کردن) ثبات AR، حداقل به چند گیت NOT OR AND می‌باشد؟

$$R'T_0 : AR \leftarrow PC$$

$$R'T_2 : AR \leftarrow IR(0-11)$$

$$RT_0 : AR \leftarrow 0$$

$$D_5T_4 : AR \leftarrow AR + 1$$

الف. ۲ گیت NOT، ۱ گیت OR و ۱ گیت AND

ب. ۴ گیت AND، ۱ گیت OR و ۱ گیت NOT

ج. ۲ گیت NOT OR و ۲ گیت AND

د. ۴ گیت AND، ۳ گیت OR و ۱ گیت NOT

۱۹. کدام یک از انواع معماری‌های زیر از نظر عملی امکان پذیر نمی‌باشد؟

SIMD

الف. MIMD

M ISD

ج. SISD

۲۰. با در نظر گرفتن محتوای حافظه به صورت زیر، AC (آکومولاتور) پس از اجرای هر یک از دستورات چه مقادیری خواهد داشت؟ (از راست به چپ)

a: load immediate 20

- کلمه ۲۰ حافظه مقدار ۴۰ دارد.

b: load indirect 20

- کلمه ۳۰ حافظه مقدار ۵۰ دارد.

c: load direct 30

- کلمه ۴۰ حافظه مقدار ۶۰ دارد.

d: load indirect 30

- کلمه ۵۰ حافظه مقدار ۷۰ دارد.

ب. ۴۰، ۶۰، ۵۰ و ۷۰

الف. ۲۰، ۳۰ و ۷۰

د. ۷۰، ۲۰، ۶۰، ۵۰ و

ج. ۲۰، ۴۰، ۳۰ و ۵۰

۲۱. در یک ارتباط بین فرستنده و گیرنده اطلاعات که دو سیم کنترل استفاده می شود، روش دست تکانی (handshaking) به کدام صورت است؟

الف. فرستنده ابتدا داده را روی گذرگاه قرار می دهد، سپس سیگنال اعتبار داده (data valid) را فعال می کند و گیرنده داده ها را دریافت می کند و سپس سیگنال پذیرش داده (data accepted) را فعال می کند.

ب. فرستنده ابتدا سیگنال اعتبار داده (data valid) را فعال می کند و سپس داده را روی گذرگاه قرار می دهد. گیرنده داده را دریافت می کند و سپس سیگنال پذیرش داده (data accepted) را فعال می کند.

ج. فرستنده داده را روی گذرگاه قرار داده و سیگنال اعتبار داده (data valid) را فعال می کند و بعد از گذشت زمان معینی سیگنال اعتبار داده را غیرفعال می نماید و داده را از روی گذرگاه برمی دارد.

د. گیرنده از فرستنده درخواست داده می کند، پس از گذشت زمان معینی فرستنده داده را روی گذرگاه قرار می دهد و گیرنده داده را دریافت می کند.

۲۲. کدام گزینه روش I/O نگاشت یافته در حافظه را توصیف می کند؟

الف. در این روش دستورات جداگانه ای برای حافظه و I/O وجود دارد.

ب. گذرگاه داده و آدرس مشترک است ولی گذرگاه کنترل مجزا است.

ج. گذرگاه داده مشترک است ولی گذرگاه آدرس و کنترل برای حافظه و I/O مجزا است.

د. هر سه گذرگاه برای حافظه و I/O مشترک است.

۲۳. انتقال توده ای مربوط به کدام حالت است و در چه مورد استفاده می شود؟

الف. DMA - برای وسایل I/O کند

ب. DMA - برای وسایل I/O سریع

ج. برای ارتباط I/O و حافظه از طریق CPU - برای وسایل I/O سریع

د. برای ارتباط I/O و حافظه از طریق CPU - برای وسایل I/O کند

استان:

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون: تستی: ۶۰ تشریحی: ۷۵ دقیقه

آزمون نمره منفی دارد ○ ندارد

نام درس: معماری کامپیوتر

رشته تحصیلی و کد درس: مهندسی مدیریت اجرایی (۱۱۱۵۱۹۱)

--

مجاز است.

استفاده از: —

کد سری سوال: یک (۱)

۲۴. در یک کامپیوتر ۱۶ بیتی از حافظه نهان با روش نگاشت مستقیم (Direct mapping) استفاده شده است. ۱۰ بیت برای Index

و ۶ بیت برای tag در نظر گرفته شده است. حجم حافظه نهان و حافظه اصلی به ترتیب از راست به چپ چه اندازه است؟

ب. ۲ کیلو بایت، ۱۲۸ کیلو بایت

الف. ۶۴ کیلو بایت، ۶۴ کیلو بایت

د. ۱۲۸ کیلو بایت، ۱۲۸ کیلو بایت

ج. ۱ کیلو بایت، ۶۴ کیلو بایت

۲۵. در یک حافظه تداعیگر اگر ثبات آرگومان $A = 101111100$ و ثبات کلید $K = 111000000$ باشد، کدام گزینه در مورد

۱۰۱۰۰۰۰۰۱ = کلمه ۱ و ۱۰۰۱۱۱۱۰۰ = کلمه ۲، درست است؟ (کلمه ۱ و کلمه ۲ از کلمات حافظه نهان می باشند.)

الف. کلمه ۱ و کلمه ۲ انطباق ندارند.

ب. کلمه ۱ و کلمه ۲ انطباق دارند.

ج. کلمه ۱ انطباق ندارد و کلمه ۲ انطباق دارد.

د. کلمه ۱ انطباق دارد و کلمه ۲ انطباق ندارد.

سوالات تشریحی:

۱. مورد از مشکلاتی که باعث انحراف دستور خط لوله از روند معمولی می گردد را توضیح دهید. (۱ نمره)

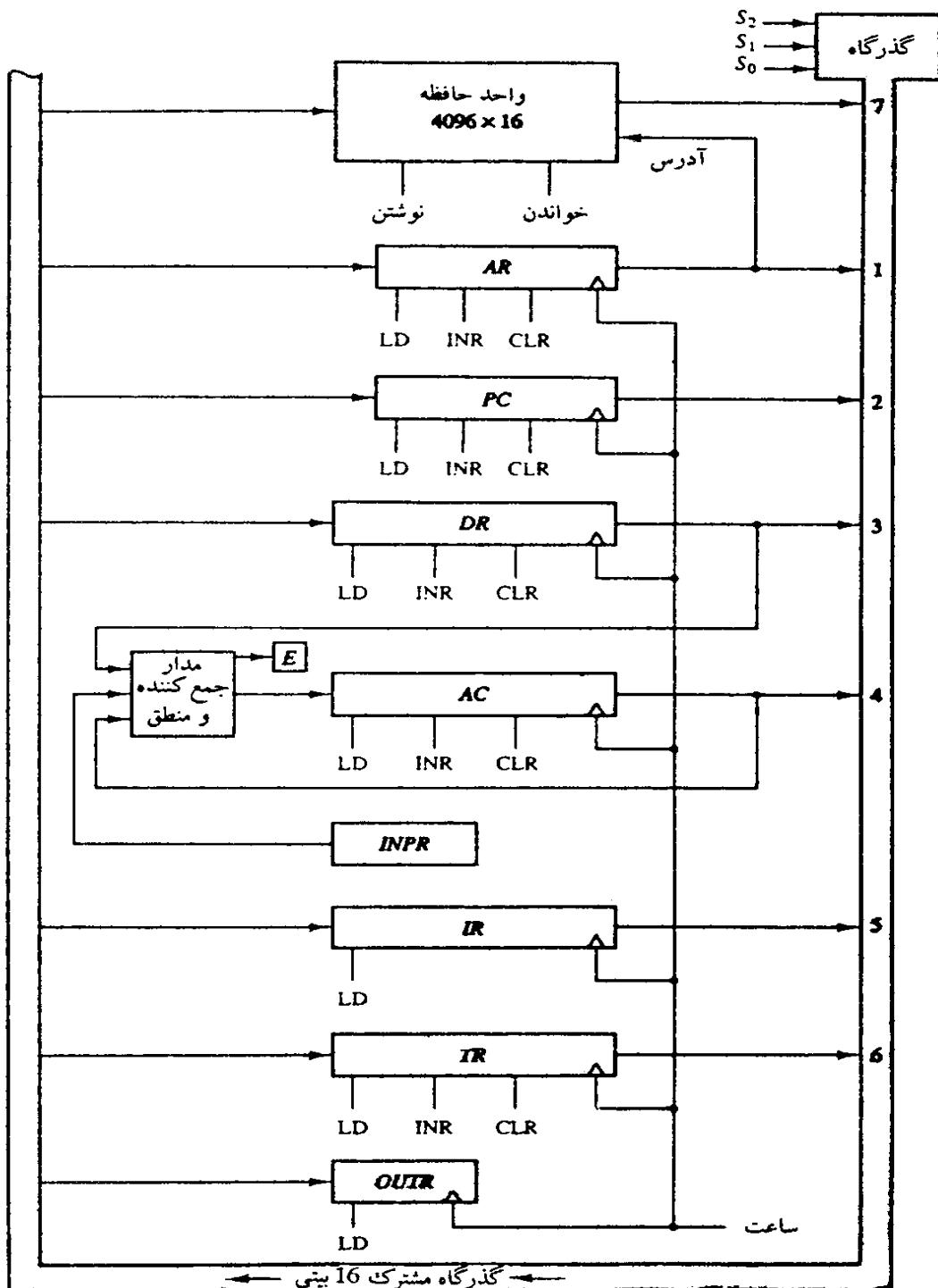
۲. انواع وقفه ها را نام ببرید؛ تفاوت وقفه با زیرروال در چیست؟ (۱/۵ نمره)

۳. یک مدار جمع و تفریق کننده ۴ بیتی را رسم کنید. (۱ نمره)

۴. الگوریتم های FIFO و LRU چه صفاتی را برای جایگزینی در حافظه انتخاب می نمایند؟ (۱ نمره)

۵. قالب دستورالعمل های حافظه ای، ثبات و ورودی / خروجی در کامپیوتر پایه را رسم کنید. (۱/۵ نمره)

موفق باشید



شکل ۱ - ثبات‌های کامپیوتر پایه متصل به یک گذرگاه مشترک